

Curriculum Vitae Philippe Coussy

Etat civil	<p>Philippe COUSSY Né le 4 septembre 1974 à Montreuil (93) Nationalité Française 40 ans, Marié, 1 enfant</p>
Curriculum Vitae	<p>Fonction actuelle</p> <ul style="list-style-type: none"> • Professeur des Universités à l'Université de Bretagne-Sud <i>Enseignement à l'UFR Sciences et Sciences de l'Ingénieur (SSI), Département Sciences et Techniques Recherche au Laboratoire en Sciences et Technologies de l'Information, de la Communication et de la Connaissance (Lab-STICC), UMR CNRS 6285</i> <p>Diplômes</p> <ul style="list-style-type: none"> • Habilitation à Diriger des Recherches (Sciences pour l'ingénieur) Université de Bretagne-Sud – Lorient / Laboratoire Lab-STICC <i>obtenue le 15 septembre 2011</i> • Thèse de doctorat (Sciences pour l'ingénieur, option électronique) Université de Bretagne-Sud – Lorient / Laboratoire LESTER <i>Mention très honorable avec les félicitations du jury, obtenue le 13 décembre 2003</i> • DEA Architecture des Systèmes Intégrés et Micro Electronique (ASIME), <i>Option Conception de Systèmes Intégrés, Université Pierre et Marie Curie, Paris 6 obtenu en septembre 1999</i> • Maitrise d'Informatique, <i>Option Architecture, Université Pierre et Marie Curie, Paris 6 obtenue en juin 1998</i> <p>Expériences professionnelles</p> <ul style="list-style-type: none"> • Septembre 2004/Sept. 2014 à l'Université de Bretagne Sud Maître de Conférences • Septembre 2003/Août 2004 à l'Université de Bretagne Sud Attaché Temp. d'Enseig. et de Rech. (ATER) • Septembre 2000/Août 2003 à l'Université de Bretagne Sud Doctorant (bourse MESR) / Moniteur de l'Enseignement Supérieur
Enseignement (mots clés)	Système d'exploitation, programmation C, microcontrôleur, réseaux locaux industriels, méthodologie de conception, logique combinatoire et séquentielle, ESL design, SoC, co-conception, architecture numérique
Recherche (mots clés)	Synthèse de haut-niveau, ESL Design, CGRA, FPGA, Co-design, optimisation, architecture des systèmes embarqués, MPSoC, intégration SW/HW, prototypage virtuel, partitionnement, ordonnancement, assignation, conception d'entrelaceur parallèle, architecture bio-inspirée, réseaux de neurones artificiels
Primes de recherche	Prime d'Excellence Scientifique (PES AAAA 2012-2016) Prime d'Encadrement Doctoral et de Recherche (PEDR 2008-2012)
Encadrements	3 thèses en cours en tant que directeur (dont 1 à soutenir en 2015) 11 thèses soutenues (7 thèses soutenues en tant qu'encadrant et en tant que directeur) 3 encadrements de post-doctorants 3 encadrements d'ingénieurs (dont 1 en cours) 15 encadrements de stagiaires en Master recherche ou DEA (dont 1 en cours)
Développements logiciels	GAUT Génération automatique d'architectures matérielles à partir de description C/C++, http://www.gaut.fr <i>Plus de 100 nouvelles inscriptions par an depuis 2007 de plus de 60 pays : en Europe, Amérique du</i>

	<p>Nord, Asie, Océanie et Afrique. Outil utilisé entre autre pour réaliser des travaux pratiques, et des travaux de recherche doctoraux</p> <p>DsxPlore Exploration and prototypage rapide de chaînes de traitement du signal sur FPGA</p> <p>STAR Génération automatique d'entrelaceurs parallèles</p>
Responsabilités administratives	<p>Responsable du Master STIC (Sept. 2014, -aujourd'hui)</p> <p>Directeur des études Master Recherche I-MARS (Sept. 2014, -aujourd'hui)</p> <p>Membre élu au Conseil de laboratoire du Lab-STICC (2008-aujourd'hui)</p> <p>Réfèrent UBS à l'Alliance Allistène-CPU (Juin 2014, -aujourd'hui)</p> <p>Membre du comité de pilotage de la Licence Science de l'Ingénieur (2007-aujourd'hui)</p> <p>Membre de la commission de perfectionnement de la Licence Science de l'Ingénieur (2010-aujourd'hui) et du Master STIC (2011-aujourd'hui)</p> <p>Membre élu au Conseil d'UFR SSI de l'Université de Bretagne-Sud (2012-2014)</p> <p>Réfèrent P2EB/Pépîte pour l'UFR SSI de l'UBS (2013 - 2014)</p> <p>Membre de comités de sélection UBS (2008 - aujourd'hui)</p> <p>Membre de comités de sélection hors UBS : Univ. Rennes 1, Univ. Montpellier, UBO...</p> <p>Directeur des études du parcours Electronique et Informatique Industrielle de la Licence Physique Chimie Science de l'Ingénieur (2004-2011)</p> <p>Membre élu au Conseil Scientifique de l'Université de Bretagne-Sud (2009-2012)</p> <p>Membre élu au Conseil de laboratoire du LESTER (2006-2008)</p> <p>Membre de la commission de spécialistes UBS 61ème et 63ème sections (2006-2008)</p> <p>Membre de commission recherche et personnel de l'UFR (2011-2012)</p> <p>Membre de la commission formation de l'UFR (2011-2012)</p> <p>Membre élu au Conseil de l'Ecole Doctorale de l'Université de Bretagne-Sud (2001-2003)</p>
Responsabilités scientifiques	<p><u>Direction/Edition d'ouvrages</u></p> <p>Editeur Associé IEEE Signal Processing Letters (2013 - 2015) (rang A+, ~10% d'acceptation)</p> <p>Coéditeur du livre "Advanced hardware design for error correcting codes" (Springer) 2014</p> <p>Editeur invité du numéro special du Journal of Electrical and Computer Engineering sur l'"ESL Design Methodology", 2012</p> <p>Editeur invité numéro special IEEE Design and Test of Computer on "High-Level Synthesis", 2009</p> <p>Coéditeur du livre "High-Level Synthesis: From Algorithm to Digital Circuit" (Springer) 2008</p> <p><u>Participation à des comités scientifiques</u></p> <p>Membre élu au comité technique international IEEE Signal Processing Society, <i>Design and Implementation of Signal Processing Systems (DISPS)</i> (2011-aujourd'hui)</p> <p>Membre du Comité d'Evaluation ANR « Ingénierie Numérique & Sécurité » - INS 2013, INS 2012</p> <p>Membre du Comité Scientifique de l'ANR « Ingénierie Numérique & Sécurité » - INS 2011, INS 2012</p> <p>Membre du comité de pilotage du GDR SoC-SIP (oct. 2011-aujourd'hui)</p> <p>Co-responsable du thème « Logiciels Embarqués et Architectures Matérielles » du GDR Soc-SIP (mi-octobre 2011-aujourd'hui)</p> <p>Membre du bureau du GDR BioComp (Janvier 2015-aujourd'hui)</p> <p>Responsable des relations inter GDR pour le Thème C du GDR ISIS (2010 - 2012)</p> <p>Membre du groupe de travail/standardisation SWG OSCI (<i>Key Contributor 2009, Affiliate member 2010</i>)</p> <p>Membre du réseau d'excellence européen HiPEAC (depuis 2009)</p> <p><u>Participation à des comités internationaux de rédaction</u></p> <p>Membre du comité de rédaction de la Roadmap HiPEAC (2011)</p> <p>Membre du comité de rédaction de la Roadmap MEDEA+/Catrene (2009)</p>

Service dans des conférences et journaux

Présidence

General chair: SIPS 2017, ESLsyn 2012

Program chair: Neucomp 2015-2013, HLS4HPC 2013, ESLsyn 2011

Track chair: IEEE DATE 2010-2013 (chair/co-chair track HLS), VLSI-SoC (Logic & High-Level Synthesis)

Session chair: IEEE DATE 2010-2013, IEEE ICASSP 2011, IEEE ISCAS 2015, 2010 et 2005, IEEE GLSVLSI 2007

Tutorial chair: IEEE DAC 2010, IEEE DAC 2009

Workshop chair: Neucomp 2015 et 2013, HLS4HPC 2013, IEEE ASP-DAC 2009, IEEE DATE 2008, IEEE DAC 2008, FDL 2006

Comité de programme de conférences internationales

IEEE DATE 2010-2015, IEEE SIES 2014-2015, IEEE ASAP 2011, 2014-2015, IEEE GLSVLSI 2007-2015, Neucomp 2013-2015, ESLsyn 2011-2012, IEEE FPL 2013-2014, IEEE ISCAS 2005-2015, IEEE SIPS 2011-2015

Comité de programme de conférences nationales

ComPAS 2014, SYMPA 2011-2012, Doctoriales 2002

Comité de lecture de conférences internationales

IEEE DAC 2005, 2012-2013, 2015, IEEE DATE 2010-2015, IEEE ICASSP 2011-2015, IEEE ASAP 2011-2015, IEEE FPL 2013-2014, IEEE SIPS 2011-2015, IEEE ISCAS 2005-2015, IEEE GLSVLSI 2007-2015, IEEE ICECS 2010, Reconfig 2011

Comité de lecture de conférences nationales

GRETSI 2011-2013 SYMPA 2011, MajecSTIC 2006-2007, JFAAA 2002

Comité de lecture de journaux internationaux

IEEE Design and Test of Computers, IEEE Transactions on Computer Aided-Design of Integrated Circuits and Systems (TCAD), IEEE Journal on Emerging and Selected Topics in Circuits and Systems (JETCAS), IEEE Transactions on Signal Processing (TSP), ACM Transactions on Design Automation of Electronic System (TODAES), ACM Transactions on Embedded Computing System (TECS), Integration, the VLSI Journal - Elsevier Science, Journal of Embedded Computing (JEC), International Journal of Circuits, Systems, and Computers (JCSC), Journal on Embedded Systems, EURASIP (JES), Embedded Hardware Design (Microprocessors and Microsystems MICPRO) – Elsevier, Microelectronics Journal – Elsevier

Comité d'organisation de tutoriaux internationaux IEEE CODES-ISSS 2010, IEEE DAC 2010-2009

Comité d'organisation de workshops internationaux HiPEAC 2013, IEEE DATE 2015, 2013, 2008 IEEE ASP-DAC 2009, IEEE DAC 2008, FDL 2006

Comité d'organisation d'événements nationaux / régionaux journées GDR SoC-SIP 2012-2015, tutorial SYMPA 2011, journée GIS SysCom 2010, journée inter-GDRs 2010, barcamp inter-GDRs 2011

Expertises scientifiques

Expert scientifique ANR « Ingénierie Numérique & Sécurité » - INS 2011-2013

Expert scientifique externe MESR CIR et JEI (2010-aujourd'hui)

Expert scientifique NSERC Nat. Sciences and Engineering Research Council, Canada 2011-2015

Expert scientifique SNF Swiss National Science Foundation 2014

Expert scientifique ISF Israel Science Foundation 2013

Expert scientifique FCT Foundation for Science and Technology Portugal 2012

Appartenance à des sociétés savantes

Membre du réseau d'excellence européen HiPEAC (depuis 2009)

Membre Senior IEEE (depuis Sept. 2014)

Membre IEEE (Sept. 2004-Sept 2014) et **Membre ACM** (depuis Sept. 2010)

Membre du GDR SoC-SIP (depuis 2005) et **du GdR ISIS**, Thème C (depuis 2005)

Membre EURASIP European Association for Signal Processing (2006-2008)

Collaborations internationales	<ul style="list-style-type: none"> - Université de Californie, Los Angeles, USA (Pr. J. Cong) - Université de Bologne, Italie (Pr. Luca Benini) - Université Brown, Providence, USA (Dr. T. Serre) - Université McGill, Montréal, Canada (Pr. W. Gross)
Projets de recherche	<p>SPICA 2015-2019, Projet FUI, STMicroelectronics, Dolphin, TIMA, Lab-STICC</p> <p>SENSE 2013-2015, Projet Labex COMINLABS, IRISA, Lab-STICC</p> <p>Projet P 2011-2015, projet FUI, <i>Aboard Engineering, AGC Solutions, AdaCore, Airbus, Altair, ASTRIUM, ATOS Origin, Continental, Ecole des Ponts ParisTech, INRIA/Aoste-Espresso-Metalau, IRIT/INPT/ENSEEIH, Lab-STICC, ONERA, Rockwell Collins, Sagem Défense Sécurité, Scilab, ST Informatique Services, Thales Alenia Space, Thales Avionics</i></p> <p>Astrium ST-2 2013, Contrat privé, Lab-STICC, Astrium Space Transportation</p> <p>GIGADEC 2011-2013, Région Bretagne, Lab-STICC (UBS, Telecom Bretagne), Turbo-concept</p> <p>Astrium ST 2011-2012, Contrat privé, Lab-STICC, Astrium Space Transportation</p> <p>SoCKET 2008 – 2011, projet FUI, <i>Airbus, Astrium, CNES, STMicroelectronics, Thales R&T, Schneider Electric Industries, PSI-S, CEA-LETI, Magilem Design Services, INPG-TIMA, UPS-IRIT, UBS-LabSTICC</i></p> <p>SocLib 2006-2009, plate-forme ANR/RNTL, <i>STMicroelectronics, Thales Communications, Thomson Silicon Components, Prosilog, TurboConcept, Silicomp, UPMC/LIP6, ENST, UPMC/LISIF, CEA LIST, INRIA Futurs, IRISA, LESTER/Lab-STICC, IETR INSA, TIMA, CEA LIST, CITI</i></p> <p>FLASH 2006-2007, ARC INRIA, IRISA, LIFL, LESTER, INSERM U694</p> <p>Onagre 2005-2008, CRE France Telecom, <i>France Telecom, LESTER/Lab-STICC</i></p> <p>ANTELOP 2005, PRIRE, Lab-STICC</p> <p>SystemC'Mantic 2003-2005, projet RNTL, <i>Thales communications, TIMA, CEA LIST, TIMA, LESTER</i></p> <p>ALIPTA 2002-2004, projet RNRT, <i>Valiosys, Thales, Sacet, Turbo-Concept, ENST Bretagne</i></p>
Publications	<p>10 revues scientifiques internationales (IEEE D&T, TCAD, TSP, ACM JETC, TECS...)</p> <p>1 revue scientifique nationale (TSI)</p> <p>3 chapitres d'ouvrages scientifiques internationaux</p> <p>44 publications en conférences internationales (DATE, FPL, GLSVLSI, ICCAD, ICASSP, SIPS, ISCAS...)</p> <p>8 conférences invitées (workshops DATE, DAC, CODES+ISSS, ASP-DAC, HiPEAC...)</p> <p>13 publications en conférences nationales (GRETSI, ARCHI, COMPAS...)</p> <p>3 documents publics internationaux (roadmaps HiPEAC & Catrene)</p> <p>6 brevets (dont 3 Europe-USA) dont 2 en cours de dépôts</p> <p>3 outils de CAO diffusés (dont 1 en open source)</p>