

Architecture VLSI pour le Codage Source-Canal Conjoint en Treillis

Thésard : Luis GONZALEZ

Directeur de Thèse : Emmanuel BOUTILLON

Ecole Nationale Supérieure des Télécommunications

Un système de communication numérique classique, dit tandem, est composé d'un codeur de source (réduction de la quantité d'information à émettre) et d'un codeur de canal (ajout de rédundance pour se prémunir des erreurs de transmission). Cette approche permet d'une part de séparer le problème de transmission en deux tâches indépendantes, et d'autre part, de s'approcher de la capacité du canal pour un rapport signal à bruit donné. Cependant, la complexité globale du codage tandem est grande et en plus, il devient peu efficace lorsque les conditions du canal sont très mauvaises et/ou mal connues. Dans cette thèse, nous nous intéressons, d'un point de vue à la fois théorique et matériel, à un système de codage source-canal conjoint en treillis. Notre objectif est de définir un système de codage peu complexe et robuste pour une large plage de rapport signal à bruit, pouvant remplacer avantageusement le codage tandem pour certaines applications.

L'essence du codage source-canal conjoint en treillis consiste à effectuer une quantification de la source de façon à minimiser l'espérance de la distortion entre le signal à transmettre et le signal reçu après quantification en treillis, transmission dans un canal bruité et reconstruction. La minimisation de la distortion est effectuée par le choix du dictionnaire de quantification ainsi que par la métrique de branche utilisée par l'algorithme de Viterbi lors de la quantification en treillis.

Dans la première partie de ce travail, nous montrons que la nature des calculs à effectuer pour l'optimisation du dictionnaire et le calcul des métriques de branches sont semblables. Après avoir proposé une simplification de cette dernière, nous présentons une architecture VLSI reconfigurable permettant d'effectuer d'abord la création du dictionnaire optimal, ensuite la quantification de la source.

Dans la seconde partie, nous avons tenté de réduire la complexité du codage en remplaçant l'algorithme de Viterbi par un algorithme sous-optimal. Nous avons montré que l'algorithme M, dans le cadre du codage source-canal conjoint, offrait un compromis performances-complexité excellent. La troisième partie a alors consisté à étudier les architectures VLSI pour l'algorithme M. Deux idées d'architectures nouvelles sont présentées. La première tire profit de la structure du treillis pour diviser par 2 la complexité des opérateurs de tri de l'algorithme M. La deuxième idée consiste à adapter, grâce à la création d'une table d'indexe, les différentes techniques de remonté du chemin survivant utilisées pour l'algorithme de Viterbi à l'algorithme M.

La dernière partie aborde le cas où un codeur convolutif est associé au quantificateur en treillis. Les articles traitant ce sujet dans la littérature se contentent de proposer des méthodes d'optimisation du dictionnaire. A partir des polynômes générateurs du code convolutif, une estimation des probabilités d'erreur par paires est proposée. Cette estimation permet d'effectuer une quantification de la source optimale, c'est-à-dire une quantification tenant compte de toutes les probabilités d'erreur de reconstruction. Un algorithme de génération du dictionnaire basé sur ces estimations est aussi proposé. Enfin, au niveau du décodeur, nous proposons de décoder le code convolutif avec l'algorithme MAP. Ce dernier permet d'obtenir les probabilités a posteriori de chacune des branches du treillis, ou, de façon équivalente, de chaque représentant du dictionnaire de quantification. Un décodage "souple" est alors effectué.