

Résumé

L'évolution conjointe de l'intégration des circuits et des protocoles de communications numériques permet maintenant d'envisager la création d'un circuit "décodeur canal" unique pour toute une classe de démodulations numériques. Un tel composant permettrait, grâce à sa versatilité, de répondre aux besoins de multiples applications. Il pourrait donc bénéficier de la réduction de coût de fabrication liée à la production en grande série.

Afin de définir les besoins d'un tel récepteur, les algorithmes de décodage canal liés à plusieurs supports de communications (câble, satellite et terrestre) pour l'application "télévision numérique" ont été étudiés. Cette étude nous a conduit naturellement à proposer une réduction des primitives de traitement à un petit nombre de fonctionnalités fondées sur le filtrage.

La proposition résultante est une architecture parallèle hétérogène pour les communications numériques dénommée "Parallel-Digital Communication Processor" (P-DCP) dont l'élément central est une unité de calcul dédiée au filtrage numérique appelée "Communication Co-Processor" (CCP). Cette architecture parallèle s'appuie également sur un réseau d'interconnexion statique correspondant aux contraintes du décodage canal (faible latence, haut débit, localité des communications) et intégrant un mécanisme permettant de gérer les communications dynamiques requises par la fréquence variable des symboles.

Cette architecture permet d'envisager la généricité et la modularité du décodage canal multi-standard. Elle doit permettre d'accélérer la conception d'un produit supportant plusieurs applications. L'étape suivante sera alors la conception d'un "modem universel" servant d'interface entre n'importe quel terminal de communication (télévision, PC, console de jeux, téléphone) et le support de communication (câble, antenne satellite, ligne téléphonique, ligne électrique).