

Etude d'un algorithme itératif d'annulation de repliement spectral lors d'une conversion A/N parallèle

Frédéric GUILLOUD
 COMELEC - ENST
 46, rue Barrault
 75013 Paris

Emmanuel BOUTILLON
 LESTER - Université Bretagne-Sud
 BP 92116
 56321 Lorient Cedex

Jean-Luc DANGER
 COMELEC - ENST
 46, rue Barrault
 75013 Paris

E-mail: guilloud@enst.fr

Résumé

La réalisation de convertisseurs analogique-numérique à architecture parallèle hybride doit apporter une attention particulière à la conception des bancs de filtres analogiques et numériques, afin d'obtenir une reconstruction du signal la plus parfaite possible. On se propose dans cet article d'étudier une alternative à cette conception, qui relâcherait les contraintes du banc de filtres en les compensant par un traitement numérique sur le signal après conversion. On montre qu'une telle alternative reste pour l'instant trop sensible aux erreurs de réalisation.

1. Introduction

Les convertisseurs analogique-numérique (ADC) à banc de filtres hybrides (HFB) ont été décrits par de nombreux articles ([1],[2], [3],[4]). La difficulté de conception réside dans la synthèse du banc de filtre, qui, en temps continu, ne permet pas en pratique de reconstruction parfaite du signal.

Considérons que l'on souhaite convertir une bande B sur N bits en utilisant 2 ADC N bits ne travaillant que sur une bande $B/2$ (figure 1). Idéalement, la conversion de la première voie par exemple, doit se faire après avoir atténué complètement la seconde voie (filtre passe-bas) afin d'éliminer le repliement spectral de la deuxième voie dans la première.

On se propose de relâcher la contrainte sur le banc de filtres d'entrée en compensant par un traitement numérique itératif en aval du convertisseur, dans le but d'éliminer le repliement dans chaque voie.

Pour cela, on se base sur le fait que l'erreur introduite dans la voie 2 provient du repliement de la voie 1 dans la voie 2. On utilise alors le signal de la voie 1 que l'on suppose sans erreurs (ce qui est faux) pour recréer la composante repliée dans la voie 2. On le soustrait ensuite aux

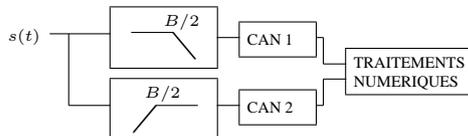


FIG. 1. Synoptique de conversion

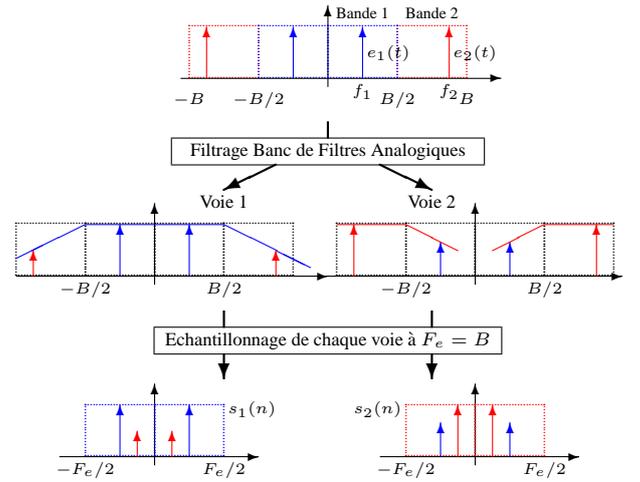


FIG. 2. Repliement de spectre durant la conversion analogique numérique

signaux provenant réellement de la voie 2, ce qui améliore son rapport signal sur bruit. On procède de la même façon pour la voie 1, ce qui améliore aussi son rapport signal sur bruit. On procède ainsi de suite jusqu'à obtenir un rapport signal sur bruit voulu.

2. Expression du signal

Le signal d'entrée est supposé être composé de 2 sinusoides $e_1(t)$ et $e_2(t)$ de fréquences $f_1 < B/2$ et $f_2 > B/2$ située chacune dans une voie (figure 2).

Dans la voie 1, après filtrage, e_1 (resp. e_2) est atténué d'un coefficient $a_{1,1}$ (resp. $a_{1,2}$) et déphasé d'un angle $\phi_{1,1}$ (resp. $\phi_{1,2}$). Dans la voie 2, après filtrage, e_1 (resp. e_2) est atténué d'un coefficient $a_{2,1}$ (resp. $a_{2,2}$) et déphasé d'un angle $\phi_{2,1}$ (resp. $\phi_{2,2}$).

Après échantillonnage, les signaux obtenus sont, pour les voies 1 et 2, en notation complexe :

$$C_1(n) = \rho_{1,1}e_1(n/F_e) + \rho_{1,2}e_2(n/F_e) \quad (1)$$

$$C_2(n) = \rho_{2,1}e_1(n/F_e) + \rho_{2,2}e_2(n/F_e) \quad (2)$$

$$\text{où } \rho_{m,n} = |a_{m,n}| e^{i\phi_{m,n}} \quad (3)$$

$$\text{soit : } C_k(n) = \rho_{k,k}\text{Signal} + \rho_{p,q}\text{Erreur, } p \neq q \quad (4)$$

Itération p	Voie 1 (Signal + Erreur)(p) $C_1(p) = S_1(p) + \varepsilon_1(p)$	Voie 2 (Erreur + Signal)(p) $C_2(p) = \varepsilon_2(p) + S_2(p)$
0	$\rho_{1,1}e_1 + \rho_{1,2}e_2$	$\rho_{1,1}e_1 + \rho_{1,2}e_2$
1	$\rho_{1,1}e_1 + \left(\rho_{1,2} - \frac{\rho_{2,1}}{\rho_{1,1}}\rho_{1,2}\right)e_2$	$0 + \left(\rho_{2,2} - \frac{\rho_{2,1}}{\rho_{1,1}}\rho_{1,2}\right)e_2$

FIG. 3. Algorithme itératif de compensation du repliement spectral -

3. Algorithme itératif

Les itérations de l'algorithme reposent sur la connaissance des gains $\rho_{m,n}$. La figure 3 présente la première itération lorsque l'on ne fait aucune erreur sur la connaissance de ces gains. On constate alors que :

- dans la voie 2 : l'erreur est annulée dès la première itération, alors que la partie signal converge vers la valeur finale.
- dans la voie 1 : la partie signal reste inchangée, alors que c'est l'erreur qui converge vers zéro.

Plus généralement, il nous faut étudier le cas où l'on utilise des coefficients biaisés $\rho'_{m,n} \neq \rho_{m,n}$ dans les itérations. On a alors les suites suivantes :

$$\begin{cases} \varepsilon_2(p) = \varepsilon_2(0) - \frac{\rho'_{2,1}}{\rho'_{1,1}}S_1(p-1) \\ S_2(p) = S_2(0) - \frac{\rho'_{2,1}}{\rho'_{1,1}}\varepsilon_1(p-1) \\ \varepsilon_1(p) = \varepsilon_1(0) - \frac{\rho'_{1,2}}{\rho'_{2,2}}S_2(p) \\ S_1(p) = S_1(0) - \frac{\rho'_{1,2}}{\rho'_{2,2}}\varepsilon_2(p) \end{cases} \quad (5)$$

Les suites convergent si et seulement si $\left| \frac{\rho'_{2,1}\rho'_{1,2}}{\rho'_{1,1}\rho'_{2,2}} \right| < 1$ et on a alors les valeurs finales suivantes :

	$\rho'_{i,j} \neq \rho_{i,j}$	$\rho'_{i,j} = \rho_{i,j}$
$S_2(\infty)$	$e_2\rho'_{2,2} \frac{\rho_{2,2}\rho'_{1,1} - \rho'_{2,1}\rho_{1,2}}{\rho'_{1,1}\rho'_{2,2} - \rho'_{2,1}\rho'_{1,2}}$	$e_2\rho_{2,2}$
$\varepsilon_2(\infty)$	$e_1\rho'_{2,2} \frac{\rho_{2,1}\rho'_{1,1} - \rho'_{2,1}\rho_{1,1}}{\rho'_{1,1}\rho'_{2,2} - \rho'_{2,1}\rho'_{1,2}}$	0
$S_1(\infty)$	$e_1\rho'_{1,1} \frac{\rho_{2,2}\rho_{1,1} - \rho_{2,1}\rho_{1,2}}{\rho'_{1,1}\rho'_{2,2} - \rho'_{2,1}\rho'_{1,2}}$	$e_1\rho_{1,1}$
$\varepsilon_1(\infty)$	$e_2\rho'_{1,1} \frac{\rho_{1,2}\rho_{2,2} - \rho_{1,2}\rho_{2,2}}{\rho'_{1,1}\rho'_{2,2} - \rho'_{2,1}\rho'_{1,2}}$	0

4. Résultats et conclusion

Une simulation de type "Monte-Carlo", qui tire au hasard 10^5 valeurs de gains pour les composantes "erreur", montre la très grande sensibilité des points de convergence en fonction des valeurs des gains $\rho_{m,n}$.

La figure 4 montre la dispersion des points de convergence de la composante erreur dans la première voie (seuls les points les plus dispersés sont présentés). Ces points correspondent aux valeurs obtenues normalisées soit par rapport à e_2 et représentés dans le plan complexe. Quand aucune erreur n'est commise sur les gains, on obtient le point

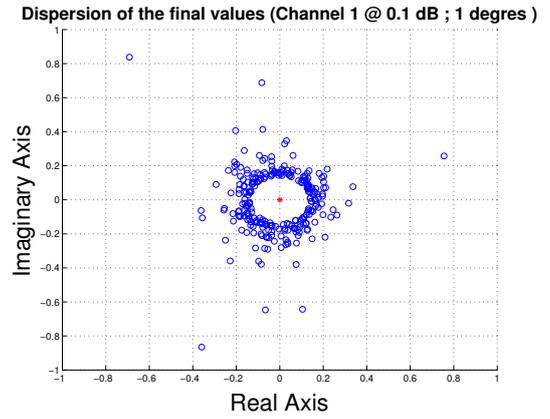


FIG. 4. Dispersion des valeurs de convergence de l'algorithme par simulation Monte-Carlo (10^5 tirages) sur les gains complexes des composantes "erreur" avec une erreur de 0,1 dB sur le gain et de 1 degré sur la phase. Seuls les points les plus éloignés du centre sont représentés.

origine (i.e. $(0 + 0j) \times e_2$). Plus les points sont proches de l'origine, moins l'erreur de convergence est grande. Les dispersions obtenues sur la composante signal de la voie 1 et sur les composantes signal et erreur de la voie 2 sont analogues.

Le résultat de ces simulations montre donc que les points de convergence sont extrêmement sensibles aux erreurs faites sur les coefficients $\rho_{i,j}$. Si l'on souhaite passer de la conversion de deux sinusôides à la conversion d'un signal de bande B , cela revient à utiliser des coefficients $\rho_{i,j}$ fonctions de la fréquence des filtres. Il faut donc synthétiser des filtres numériques dont la fonction de transfert complexe est calculée à partir de celle des filtres analogiques d'entrée, qui, de plus, est mal connue. La fonction de transfert doit en plus tenir dans un gabarit extrêmement petit, n'autorisant que des écarts de l'ordre de grandeur du rapport signal sur bruit du convertisseur. Par exemple, avec un rapport signal sur bruit de 50 dB (8 bits), il faudrait au moins une précision de 10^{-5} sur la fonction de transfert du filtre numérique.

Il apparaît alors difficile dans ce cas de passer à une réalisation. Il faudrait peut être alors chercher dans une autre direction qui offrirait plus de souplesse à la synthèse du filtre numérique (itérations supplémentaires qui se chargent d'améliorer la valeur limite de convergence).

Références

- [1] P. Löwenborg. *Analysis and synthesis of asymmetric filter banks with application to analog-to-digital conversion*. PhD thesis, Linköpings Universitet, 2001.
- [2] O. Oliaei. *Technique des courants commutés pour les convertisseurs à sur-échantillonnage ou sous-échantillonnage*. PhD thesis, Ecole Nationale Supérieure des Télécommunications, 1997.
- [3] A. Petraglia and S. K. Mitra. High-Speed A/D Conversion Incorporating a QMF Bank. *IEEE Transactions on Instrumentation and Measurement*, 41 :427-431, 1992.
- [4] S. R. Velazquez, T. Q. Nguyen, and S. R. Broadstone. Design of Hybrid Filter Banks for Analog/Digital Conversion. *IEEE Transactions on Signal Processing*, 46 :956-967, 1998.